

ANX-PR/CL/001-01

GUÍA DE APRENDIZAJE

ASIGNATURA

93001018 - Laboratorio De Circuitos Y Sistemas Electrónicos

PLAN DE ESTUDIOS

09AZ - Master Universitario En Ingenieria De Sistemas Electronicos

CURSO ACADÉMICO Y SEMESTRE

2025/26 - Primer semestre

Índice

Guía de Aprendizaje

1. Datos descriptivos.....	1
2. Profesorado.....	1
3. Conocimientos previos recomendados.....	2
4. Competencias y resultados de aprendizaje.....	2
5. Descripción de la asignatura y temario.....	4
6. Cronograma.....	7
7. Actividades y criterios de evaluación.....	10
8. Recursos didácticos.....	13
9. Otra información.....	14

1. Datos descriptivos

1.1. Datos de la asignatura

Nombre de la asignatura	93001018 - Laboratorio de Circuitos y Sistemas Electrónicos
No de créditos	4 ECTS
Carácter	Obligatoria
Curso	Primer curso
Semestre	Primer semestre
Período de impartición	Septiembre-Enero
Idioma de impartición	Castellano
Titulación	09AZ - Master Universitario en Ingenieria de Sistemas Electronicos
Centro responsable de la titulación	09 - E.T.S. De Ingenieros De Telecomunicacion
Curso académico	2025-26

2. Profesorado

2.1. Profesorado implicado en la docencia

Nombre	Despacho	Correo electrónico	Horario de tutorías *
Mario Garrido Galvez	B-113	mario.garrido@upm.es	Sin horario.
Juan Antonio Lopez Martin (Coordinador/a)	B-111	juanantonio.lopez@upm.es	Sin horario. Solicitar por Teams

* Las horas de tutoría son orientativas y pueden sufrir modificaciones. Se deberá confirmar los horarios de tutorías con el profesorado.

3. Conocimientos previos recomendados

3.1. Asignaturas previas que se recomienda haber cursado

El plan de estudios Master Universitario en Ingeniería de Sistemas Electrónicos no tiene definidas asignaturas previas recomendadas para esta asignatura.

3.2. Otros conocimientos previos recomendados para cursar la asignatura

- Electrónica Digital
- Véase apartado de "otra información"
- Conocimientos teóricos básicos de VHDL y FPGAs

4. Competencias y resultados de aprendizaje

4.1. Competencias

CE01 - Capacidad para evaluar las ventajas e inconvenientes de las alternativas tecnológicas en el diseño o fabricación de sistemas electrónicos analógicos, digitales, centrales o distribuidos.

CE02 - Capacidad para aplicar herramientas, técnicas y metodologías avanzadas de diseño de sistemas o subsistemas electrónicos

CE04 - Capacidad para diseñar un dispositivo, sistema, aplicación o servicio que cumpla unas especificaciones dadas, empleando un enfoque sistémico y multidisciplinar e integrando los módulos y herramientas avanzadas disponibles en el campo de la Ingeniería Electrónica.

CG01 - Uso de la lengua inglesa: comprender los contenidos de clases magistrales, conferencias y seminarios en lengua inglesa; redactar en inglés informes y artículos científicos o técnicos usando herramientas informáticas; realizar exposiciones públicas en inglés de trabajos, resultados y conclusiones, por ejemplo, en las asignaturas del máster, todo ello con la ayuda de medios informáticos audiovisuales

CG02 - Liderazgo de equipos: realizar trabajos en equipo (como los de algunas de las actividades de evaluación de las asignaturas), integrarse en un grupo participando activamente en sus reuniones, colaborando con iniciativa propia en trabajos o proyectos de I+D +i; interaccionar con efectividad con los miembros del equipo de trabajo

multidisciplinar

CG03 - Creatividad: Concebir, desarrollar y validar nuevos sistemas y servicios que puedan aumentar la calidad de vida de las personas; Realizar, en contextos académicos y profesionales, innovaciones o avances.

CG04 - Organización y planificación: Organizar, planificar y gestionar proyectos complejos y multidisciplinares que involucren no una sino varias de las tecnologías avanzadas tratadas en el Máster.

CG05 - Gestión de la información: buscar y gestionar recursos bibliográficos adecuados con eficiencia, aprender a continuar los estudios de manera ampliamente autónoma.

CG08 - Aplicar metodologías, procedimientos, herramientas y normas del estado del arte para la creación de nuevos componentes tecnológicos; construir nuevas hipótesis y modelos, evaluarlos y aplicarlos a la resolución de problemas.

CG09 - Comunicar juicios, y conocimientos a audiencias especializadas y no especializadas, de una manera razonada, clara y sin ambigüedades.

4.2. Resultados del aprendizaje

RA118 - Capacidad para analizar, desarrollar y optimizar soluciones a problemas de ingeniería en el área de sistemas digitales

RA117 - Conocimiento y manejo eficaz de herramientas profesionales en su área de especialidad para la realización de proyectos de ingeniería complejos

RA4 - Conocimiento de los principales estándares y normativas empleados en la ingeniería de sistemas electrónicos

RA5 - Conocimientos cualitativos y cuantitativos para la selección e interconexión de subsistemas en el diseño de sistemas electrónicos analógicos o digitales.

RA6 - Capacidad para diseñar, implementar y probar sistemas electrónicos avanzados, analógicos o digitales, de acuerdo con unas especificaciones imperfectas de carácter multidisciplinar

RA3 - Conocimiento de los subsistemas electrónicos disponibles en el estado del arte.

RA116 - Capacidad para abordar todas las fases de desarrollo, hasta la prueba final en una FPGA real

RA115 - Aprender técnicas para la depuración de sistemas hardware mediante simulación

5. Descripción de la asignatura y temario

5.1. Descripción de la asignatura

Esta asignatura abarca el diseño de sistemas digitales implementados sobre FPGAs poniendo el foco sobre las herramientas y flujo de trabajo profesionales, la automatización, la valoración de distintas alternativas arquitecturales y la toma de decisiones ingenieriles.

Clases teóricas

La asignatura es eminentemente práctica, aunque se proporcionan presentaciones teóricas en las que se explican distintos conocimientos que serán utilizados en el laboratorio. El programa de las presentaciones teóricas es el siguiente:

- Sesión 1: Cuestiones administrativas e introducción. Sintaxis de VHDL y recomendaciones de uso.
- Sesión 2: Diseño de máquinas de estados finitos en VHDL.
- Sesión 3: Introducción al protocolo RS-232. Bloques básicos y diseño del periférico.
- Sesión 4: Errores comunes en la síntesis de sistemas y bloques en VHDL.
- Sesión 5: Introducción al diseño del microcontrolador (parte I): Explicación de los bloques básicos e interconexión inicial.
- Sesión 6: Introducción al diseño del microcontrolador (parte II): Explicación de los bloques avanzados y visión global.

Clases prácticas

Las clases prácticas se desarrollan en el laboratorio B-042, que está dotado de 25 puestos de trabajo con la herramienta Vivado Design Suite de Xilinx y una placa Nexys-A7 de Digilent que incluye una FPGA Artix7 de Xilinx.

Las sesiones de laboratorio se dedican a la elaboración de un proyecto más o menos guiado de dificultad creciente, donde el alumnado va ejercitando sus capacidades creativas e ingenieriles. Las especificaciones del

proyecto plantean unos requerimientos mínimos y una serie de mejoras. El proyecto básico representa el 80% de la nota.

Los alumnos tienen que entregar el código implementado, así como una memoria del trabajo realizado, incluyendo la siguiente información:

- Decisiones tomadas sobre la arquitectura escogida.
- Diferencias con el esquema propuesto y justificación.
- Dificultades encontradas y solución.
- Grado de consecución del prototipo final.
- Mejoras realizadas.

La evaluación del proyecto se basa en la información de la memoria y el código entregados, junto con los resultados de un examen oral práctico. En el examen oral, cada grupo tiene que demostrar:

- Su conocimiento sobre el sistema desarrollado.
- El grado de consecución del mismo.
- Su competencia en el empleo de las herramientas y metodologías.
- El profesor observará también la habilidad de los alumnos para comunicar de manera efectiva y concisa la información técnica, los conocimientos, las justificaciones, etc. y para responder a las preguntas que les formule.

Prácticas avanzadas

Para alumnos con conocimientos previos avanzados, se proporcionan unas prácticas avanzadas alternativas para que puedan profundizar en conocimientos específicos que sean de su interés. Los alumnos que opten por la vía avanzada deben solicitarlo a uno de los profesores de la asignatura en las primeras 4 semanas de curso, y consensuar el plan de trabajo. La evaluación se realizará mediante pequeñas demostraciones en el laboratorio, adaptándose a cada caso. Se deberá entregar también una memoria y hacer un examen oral al final de la asignatura..

5.2. Temario de la asignatura

1. Practica básica:

- 1.1. Bloque RS-232.
- 1.2. Bloque DMA.
- 1.3. Bloque de memoria RAM.
- 1.4. Bloque ALU.
- 1.5. Bloque de Control.
- 1.6. Integración y verificación.
- 1.7. Introducción

2. Mejoras

6. Cronograma

6.1. Cronograma de la asignatura *

Sem	Actividad tipo 1	Actividad tipo 2	Tele-enseñanza	Actividades de evaluación
1		Introducción Duración: 01:30 LM: Actividad del tipo Lección Magistral Sesión de práctica general Duración: 01:20 PL: Actividad del tipo Prácticas de Laboratorio		
2		Sesión de teoría Duración: 01:00 LM: Actividad del tipo Lección Magistral Sesión de práctica general Duración: 01:50 PL: Actividad del tipo Prácticas de Laboratorio		
3		Sesión de teoría Duración: 01:00 LM: Actividad del tipo Lección Magistral Sesión de práctica general Duración: 01:50 PL: Actividad del tipo Prácticas de Laboratorio		
4		Sesión de práctica general Duración: 02:50 PL: Actividad del tipo Prácticas de Laboratorio		
5		Sesión de práctica general Duración: 02:35 PL: Actividad del tipo Prácticas de Laboratorio Evaluacion 1 Duración: 00:15 OT: Otras actividades formativas / Evaluación		Evaluación del primer módulo de la práctica EP: Técnica del tipo Examen de Prácticas Evaluación Progresiva Presencial Duración: 00:00
6		Sesión de teoría Duración: 01:00 LM: Actividad del tipo Lección Magistral Sesión de práctica general Duración: 01:50 PL: Actividad del tipo Prácticas de Laboratorio		

7		Sesión de práctica general Duración: 02:50 PL: Actividad del tipo Prácticas de Laboratorio		
8		Sesión de práctica general Duración: 02:40 PL: Actividad del tipo Prácticas de Laboratorio Test de requisitos 1 Duración: 00:10 OT: Otras actividades formativas / Evaluación		Test de requisitos mínimos PGL: Técnica del tipo Presentación en Grupo de Laboratorio Evaluación Progresiva Presencial Duración: 00:00
9		Sesión de teoría Duración: 01:00 LM: Actividad del tipo Lección Magistral Sesión de práctica general Duración: 01:45 PL: Actividad del tipo Prácticas de Laboratorio		
10		Sesión de práctica general Duración: 02:45 PL: Actividad del tipo Prácticas de Laboratorio		
11		Sesión de desarrollo y implementación de mejoras Duración: 02:35 PL: Actividad del tipo Prácticas de Laboratorio Test de requisitos 2 Duración: 00:10 OT: Otras actividades formativas / Evaluación		Test de funcionamiento del sistema básico PGL: Técnica del tipo Presentación en Grupo de Laboratorio Evaluación Progresiva Presencial Duración: 00:00
12		Sesión de desarrollo y implementación de mejoras Duración: 02:45 PL: Actividad del tipo Prácticas de Laboratorio		
13		Sesión de desarrollo y implementación de mejoras Duración: 02:45 PL: Actividad del tipo Prácticas de Laboratorio		
14		Sesión de desarrollo y implementación de mejoras Duración: 02:10 PL: Actividad del tipo Prácticas de Laboratorio Evaluacion 2 Duración: 00:30 OT: Otras actividades formativas / Evaluación Evaluacion mejoras Duración: 00:10 OT: Otras actividades formativas / Evaluación		Evaluación del sistema sin mejoras EP: Técnica del tipo Examen de Prácticas Evaluación Progresiva Presencial Duración: 00:00 Evaluación de las mejoras EP: Técnica del tipo Examen de Prácticas Evaluación Progresiva Presencial Duración: 00:00

15				
16				
17				Examen final EP: Técnica del tipo Examen de Prácticas Evaluación Global Presencial Duración: 00:45

Para el cálculo de los valores totales, se estima que por cada crédito ECTS el alumno dedicará dependiendo del plan de estudios, entre 26 y 27 horas de trabajo presencial y no presencial.

7. Actividades y criterios de evaluación

7.1. Actividades de evaluación de la asignatura

7.1.1. Evaluación (progresiva)

Sem.	Descripción	Modalidad	Tipo	Duración	Peso en la nota	Nota mínima	Competencias evaluadas
5	Evaluación del primer módulo de la práctica	EP: Técnica del tipo Examen de Prácticas	Presencial	00:00	20%	0 / 10	CG04 CG08 CG09 CE01 CE02 CE04
8	Test de requisitos mínimos	PGL: Técnica del tipo Presentación en Grupo de Laboratorio	Presencial	00:00	10%	0 / 10	CG02 CG03 CG04 CE01 CE02 CE04
11	Test de funcionamiento del sistema básico	PGL: Técnica del tipo Presentación en Grupo de Laboratorio	Presencial	00:00	10%	0 / 10	CG02 CG04 CG08 CE01 CE02 CE04
14	Evaluación del sistema sin mejoras	EP: Técnica del tipo Examen de Prácticas	Presencial	00:00	40%	5 / 10	CG01 CG02 CG03 CG04 CG05 CG08 CG09 CE01 CE02 CE04
14	Evaluación de las mejoras	EP: Técnica del tipo Examen de Prácticas	Presencial	00:00	20%	0 / 10	CG01 CG02 CG03 CG04 CG05 CG08 CG09 CE01 CE02 CE04

7.1.2. Prueba evaluación global

Sem	Descripción	Modalidad	Tipo	Duración	Peso en la nota	Nota mínima	Competencias evaluadas
17	Examen final	EP: Técnica del tipo Examen de Prácticas	Presencial	00:45	100%	5 / 10	CG01 CG02 CG03 CG04 CG05 CG08 CG09 CE01 CE02 CE04

7.1.3. Evaluación convocatoria extraordinaria

Descripción	Modalidad	Tipo	Duración	Peso en la nota	Nota mínima	Competencias evaluadas
Examen Extraordinario	EP: Técnica del tipo Examen de Prácticas	Presencial	00:45	100%	5 / 10	CG01 CG02 CG03 CG04 CG05 CG08 CG09 CE01 CE02 CE04

7.2. Criterios de evaluación

A. CONVOCATORIA ORDINARIA

En la convocatoria ordinaria, los estudiantes serán evaluados mediante evaluación continua (progresiva), según los criterios y pesos que se muestran a continuación:

=> Nota final = 20% prueba intermedia + 10% test requisitos mínimos + 10% test requisitos sistema básico + 40% examen sistema básico + 20% mejoras

Las mejoras y trabajos realizados adicionalmente al proyecto básico permiten sumar puntos a la nota una vez aprobado el proyecto básico. Esto implica que para aprobar la asignatura será necesario obtener una nota mínima de 5.0 sin las mejoras, las cuales se utilizarán exclusivamente para mejorar la nota final obtenida.

Las calificaciones obtenidas en la prueba intermedia y los tests de requisitos mínimos podrán ser parcialmente recuperables (hasta el 50% del valor de la prueba) si se entregan antes de la siguiente prueba.

Los alumnos que se presenten a la Prueba de evaluación global (prueba final) serán evaluados según el criterio

=> Nota final = 100% proyecto final

El proyecto final tendrá una complejidad similar a los que han hecho en la evaluación progresiva, pero los profesores indicarán a los alumnos las modificaciones que han de realizar sobre el mismo.

B. CONVOCATORIA EXTRAORDINARIA

La evaluación en la convocatoria extraordinaria se realizará exclusivamente a través del sistema de prueba final (global). La evaluación comprobará si los estudiantes han adquirido las competencias de la asignatura. Por tanto, la evaluación en la convocatoria extraordinaria usará las mismas técnicas evaluativas que se usan en la evaluación de la convocatoria ordinaria.

NOTA: Una calificación se considerará aprobado cuando su valor resulte mayor o igual que 5,0 (sobre 10).

8. Recursos didácticos

8.1. Recursos didácticos de la asignatura

Nombre	Tipo	Observaciones
P.P. Chu; RTL Hardware Design Using VHDL: Coding for Efficiency, Portability, and Scalability; Cambridge University Press, 2006	Bibliografía	Libro de texto principal recomendado
P.P. Chu; FPGA Prototyping by VHDL Examples: Xilinx Spartan-3 Version; Wiley, 2008	Bibliografía	Libro de texto recomendado para realización de prácticas avanzadas
Mario Garrido, "Repaso del lenguaje VHDL", 2020. https://drive.upm.es/s/auvCpEAho8oP2R#/	Recursos web	Videos explicativos para repasar los principales temas de VHDL para síntesis
https://www.xilinx.com/support/university/vivado/vivado-teachingmaterial/hdl-design.html	Recursos web	Programa de universidades de Xilinx, recomendado para la realización de prácticas avanzadas.
Sundar Rajan, "Essential VHDL: RTL Synthesis Done Right", 1998	Bibliografía	Didáctico y fácil de leer (Bibliografía básica recomendada).
Peter J. Ashenden, "The Designer's Guide to VHDL", Morgan Kaufmann, 2nd Ed., 2003.	Bibliografía	Completo, y con muy buenos ejemplos

Volnei A. Pedroni, "Circuit Design with VHDL", The MIT Press, 2004.	Bibliografía	Útil como texto introductorio y como referencia
Stefan Sjoholm and Lennart Lindh, "VHDL for Designers", Prentice Hall, 1997.	Bibliografía	Manual de VHDL básico
https://ocw.mit.edu/courses/electrical-engineering-and-computer-science/6-111-introductory-digital-systems-laboratory-spring-2006/	Recursos web	Curso online gratuito (MOOC) sobre VHDL y FPGAs
https://www.udemy.com/fpga-design-learning-vhdl/	Recursos web	Curso online sobre VHDL y FPGAs. Nivel básico
https://www.udemy.com/vhdl-and-fpga-development-for-beginners-and-intermediates/	Recursos web	Curso online sobre VHDL y FPGAs. Nivel Intermedio
https://www.udemy.com/learn-fpga-xilinx-vivado-design-suite-training-in-under-1-hour-vhdl/	Recursos web	Curso online sobre VHDL y FPGAs. Nivel Intermedio
https://www.udemy.com/vhdl-design-and-modeling-of-digital-systems/	Recursos web	Curso online sobre VHDL y FPGAs. Nivel Intermedio-Avanzado

9. Otra información

9.1. Otra información sobre la asignatura

1) Sobre los **conocimientos previos recomendados** de la asignatura:

Se recomienda que los alumnos tengan conocimientos básicos sobre Electrónica Digital, como los que se explican en el siguiente curso (gratuito):

- <https://ocw.mit.edu/courses/electrical-engineering-and-computer-science/6-111-introductory-digital-systems-laboratory-spring-2006/>

Se recomienda también haber tenido una toma de contacto inicial con el lenguaje VHDL. En caso de no tener conocimientos sobre VHDL o querer repasarlos, se recomienda realizar alguno de los siguientes cursos antes del

comienzo de la asignatura para seguir adecuadamente la planificación esperada (algunos de estos cursos pueden no ser gratuitos, por lo que se recomienda contactar previamente con los profesores de la asignatura):

a) Videos propios (impartidos por el profesor Mario Garrido):

- <https://drive.upm.es/s/auvCpEAAho8oP2R#/>

b) Videos externos, nivel básico:

- <https://www.udemy.com/course/curso-de-fpgas-para-dummies/>

- <https://www.udemy.com/course/crea-tu-primer-circuito-con-vhdl-y-fpga/>

- <https://www.udemy.com/course/synthesizable-vhdl-programming-and-fpgas/>

- <https://www.udemy.com/course/maquinas-de-estado-finito-y-vhdl/>

- <https://www.udemy.com/vhdl-design-and-modeling-of-digital-systems/>

c) Videos externos, nivel intermedio-avanzado:

- <https://www.udemy.com/vhdl-and-fpga-development-for-beginners-and-intermediates/>

- <https://www.udemy.com/course/getting-started-with-fpga-ise-and-vhdl/>

- <https://www.udemy.com/course/video-processing-with-fpga/>

2) **Recomendación sobre las herramientas CAD.** El laboratorio está orientado a la síntesis de bloques y sistemas sencillos en las placas Nexys-A7, que contienen FPGAs del tipo Artix7 de Xilinx. Si se desea realizar las prácticas del laboratorio en un ordenador propio (o simplemente poder trabajar en ellas fuera del laboratorio), se recomienda tener instalada la última versión *webpack* de Vivado, que permite realizar simulaciones y síntesis de forma gratuita. Dicha herramienta está disponible en el apartado *Downloads* de la página web de Xilinx, www.xilinx.com. Nota: La instalación de Vivado puede requerir varios GBs de espacio en el disco duro.

3) **Comunicación con los profesores:** Para contactar con los profesores de la asignatura fuera de las horas de

clase se recomienda enviar un mensaje por Teams, o si no fuera posible enviar un correo electrónico a juanantonio.lopez@upm.es (Juan A. López) y/o mario.garrido@upm.es (Mario Garrido). Se recomienda enviar los mensajes con al menos 1 día de antelación para poder acordar la cita con los profesores o realizar las acciones que se consideren oportunas.

4) Objetivos de Desarrollo Sostenible (ODS): La asignatura se relaciona con los ODS (Objetivos de Desarrollo Sostenible) 7.Energía y 9.Industria, innovación e infraestructuras, en que presenta, tanto a nivel de diseño de circuitos como a nivel de diseño de sistemas, alternativas circuitales que permiten optimizar el consumo y las prestaciones de los sistemas digitales, favoreciendo con ello una mejor utilización de los recursos energéticos y la aplicación de técnicas y mejoras arquitecturales para la implementación de todo tipo de sistemas complejos, incluyendo sistemas biológicos (ODS 3), ecológicos (ODS 14 y 15), energéticos (ODS 7), industriales (ODS 9) y climatológicos (ODS 13).