
Electrónica Digital



Expectativas

- **Qué sabes... de esta asignatura?**
- **Qué esperas?**



Electrónica Digital

- **Temario**
- **Evaluación**
- **Bibliografía**



Temario

Electrónica Digital (EDIG) 3 ECTS

Nº de clase	Tema	Título Tema	Contenido
1	1	Codificación información y Álgebra de Boole	Introducción Electrónica Digital Abstracción digital (analógico vs. digital) Sistemas de numeración Representación números negativos
2	1	Codificación información y Álgebra de Boole	Álgebra de Boole. Axiomas Operadores básicos. Tabla de Verdad. Puertas Lógicas simples y complejas Mapas de Karnaugh
3	2	VHDL	Introducción al VHDL Estructura código VHDL
4	2	VHDL	Sintaxis básica
5	3	Circuitos Combinacionales	Multiplexores Interconexión de varios MUXes Implementación de funciones con MUXes Ejemplos y código VHDL
6	3	Circuitos Combinacionales	Codificadores y Decodificadores Interconexión de varios Ejemplos y código VHDL
7	3	Circuitos Combinacionales	Comparadores Sumadores Memorias no volátiles
8	3	Circuitos Combinacionales	Ejemplos y resolución Problemas del Tema 3
9	4	Circuitos Secuenciales	Elemento biestable básico Báscula Set-Reset Latch tipo-D
10	4	Circuitos Secuenciales	Flip-Flops activos por flanco de CLK Flip-Flops tipo D, tipo J-K y tipo T Temporización
11	4	Circuitos Secuenciales	Ejemplos y resolución Problemas de las clases 9 y 10
12	4	Circuitos Secuenciales	Registros de almacenamiento Contadores Registros de desplazamiento
13	2	VHDL	VHDL en circuitos secuenciales Sintaxis avanzada
14	5	Autómatas	Máquinas Moore y Mealy Diagrama de estados Tabla de transiciones autómatas
15	2	VHDL	Ejemplos y resolución problemas de autómatas con VHDL

15 semanas de clases

El Tema 2 (VHDL) aparecerá a lo largo de todo el curso

Profesorado

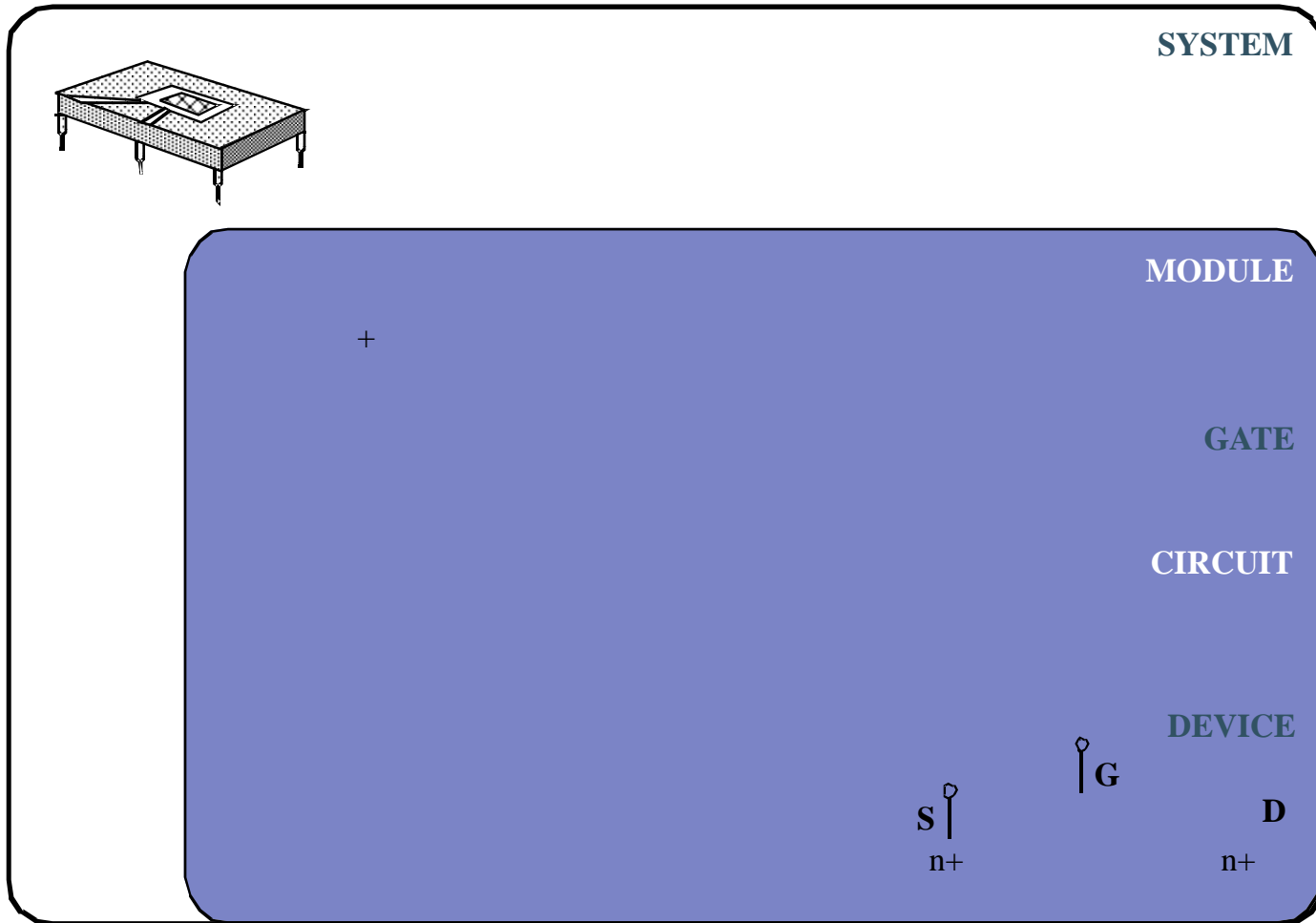
- Miguel Ángel Sánchez García (coordinador) 23.1
- Octavio Nieto-Taladriz García 22.1
- José Manuel Pardo Muñoz 24.1
- Alvaro de Guzmán Fernández 21.1
- **Alvaro Araujo Pinto 26.1**

despacho: B-104.1B

email: araujo@die.upm.es

tutorías: X,J : 9:00h-11:00h, M: **17:00h-18:00h**

Niveles de diseño



Niveles de diseño

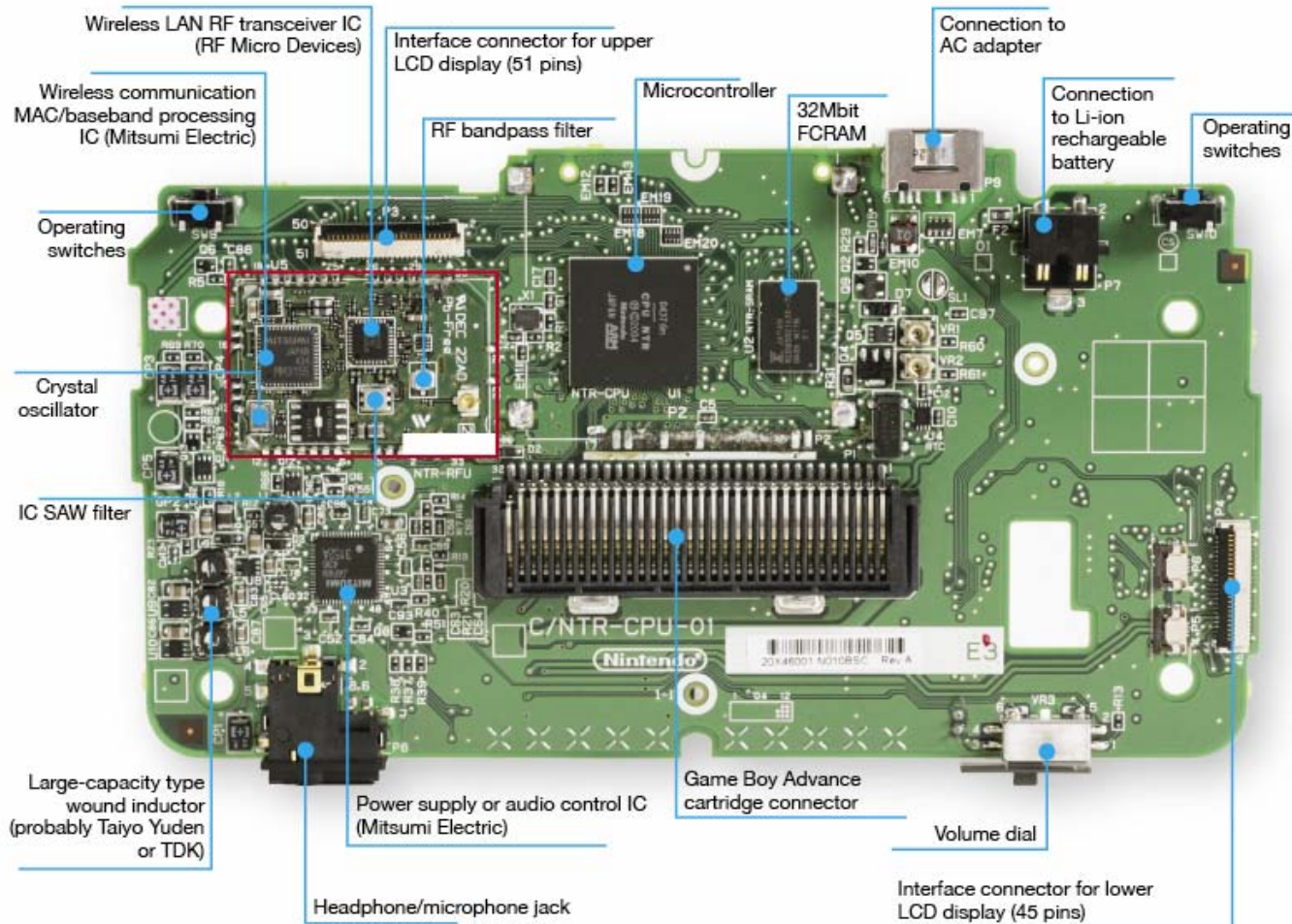


Fig 1 Key Circuitry Clumped on One Side The photo is close to the actual size – 141 x 76mm (longest area). The wireless module and microcontroller were covered by a metal shielding plate.

Niveles de diseño



Evaluación

Los alumnos serán evaluados por defecto mediante **evaluación continua**. En cumplimiento de la Normativa de Evaluación de la Universidad Politécnica de Madrid, los alumnos que lo deseen serán evaluados mediante una única prueba final siempre y cuando lo comuniquen al Director del Departamento de Ingeniería Electrónica mediante solicitud presentada en el registro de la Escuela Técnica Superior de Ingenieros de Telecomunicación antes del día 2 de diciembre de 2011. La presentación de este escrito supondrá la renuncia automática a la evaluación continua.

La nota final de la evaluación continua se obtendrá mediante suma de las calificaciones correspondientes a las siguientes actividades de evaluación:

- Resolución y entrega de ejercicios en clase: representará un **10%** de la nota final.
- 3 pruebas de evaluación parcial: cada una de ellas representará un **30%** de la nota final.

Para aprobar la asignatura se requiere obtener una nota mínima de 4 puntos (sobre 10) en cada prueba de evaluación parcial y un mínimo de 5 puntos (sobre 10) en la nota final.

Evaluación

Para la evaluación continua:

- **Evaluación por defecto.**
- Entrega en clase de ejercicios propuestos al finalizar cada Tema (10% de la nota final).
- Pruebas parciales en las fechas:
 - 7 de Noviembre (temas 1-3, 30 % nota final)
 - 12 de Diciembre (temas 1-4, 30 % nota final)
 - 26 de Enero (temas 1-5, 30 % nota final)
- Nota mínima necesaria en cada una las pruebas parciales para aprobar: **4 (sobre 10)**

Para la evaluación con examen Final:

Examen Final el 26 de Enero

FECHA límite para renunciar a la evaluación continua : 2 de Diciembre



Jefatura de Estudios
Programación Docente de Grado. Curso 2011-2012 (primer semestre).
(Aprobada en JE de 13 de julio de 2011)

CALENDARIO ESCOLAR CURSO 2011/2012 PLAN 2010

MES	SEM	L	M	MI	J	V	S	D	
SEP					1	2	3	4	
	1	5	6	7	8	9	10	11	5: Comienzo clases primer semestre. 9: Santa María de la Cabeza
	2	12	13	14	15	16	17	18	
	3	19	20	21	22	23	24	25	26
	4	26	27	28	29	30	1	2	26: Patrón de la Escuela.
OCT		3	4	5	6	7	8	9	
	6	10	11	12	13	14	15	16	12: Nuestra Señora del Pilar.
	7	17	18	19	20	21	22	23	
	8	24	25	26	27	28	29	30	
NOV		1	2	3	4	5	6	7	1: Todos los Santos.
	8	8	9	10	11	12	13	14	9: Nuestra Señora de la Almudena.
	9	15	16	17	18	19	20	21	
	10	22	23	24	25	26	27	28	
	11	29	30	1	2	3	4	5	
DIC		6	7	8	9	10	11	12	6: La Constitución Española. 8: Inmaculada Concepción.
	13	14	15	16	17	18	19	20	
	16	19	20	21	22	23	24	25	22: Inicio Vacaciones de Navidad 25: Natividad del Señor.
	17	26	27	28	29	30	31	1	1: Año Nuevo.
ENE		2	3	4	5	6	7	8	6: Epifanía del Señor.
	9	10	11	12	13	14	15	16	9: Reanudación de las clases. Clase de Viernes
	16	17	18	19	20	21	22	23	13: Día de ajuste. 14: Comienzo de los exámenes de 1er.Semestre.
	19	23	24	25	26	27	28	29	27: Santo Tomás de Aquino. 23 enero al 3 Febrero: Matriculación 2º semestre
	20	30	1	2	3	4	5	6	
FEB		6	7	8	9	10	11	12	6: Reanudación de las clases.
	13	14	15	16	17	18	19	20	
	21	22	23	24	25	26	27	28	
	22	29	30	1	2	3	4	5	
MAR		5	6	7	8	9	10	11	
	12	13	14	15	16	17	18	19	
	19	20	21	22	23	24	25	26	
	26	27	28	29	30	31	1	2	
ABR		2	3	4	5	6	7	8	2: Inicio Vacaciones Semana Santa. 5: Jueves Santo. 6: Viernes Santo.
	9	10	11	12	13	14	15	16	10: Reanudación de las clases.
	16	17	18	19	20	21	22	23	
	23	24	25	26	27	28	29	30	
MAY		1	2	3	4	5	6	7	1: Día del Trabajo 2: Fiesta de la Comunidad de Madrid. 3: clase de martes
	8	9	10	11	12	13	14	15	
	14	15	16	17	18	19	20	21	15: San Isidro Labrador
	21	22	23	24	25	26	27	28	
	28	29	30	31	1	2	3	4	31: Fin de las clases. 1: Día de ajuste. 2: Comienzo de exámenes 2º semestre.
JUN		4	5	6	7	8	9	10	
	11	12	13	14	15	16	17	18	
	18	19	20	21	22	23	24	25	
	25	26	27	28	29	30	1	2	25: Comienzo de los exámenes extraordinarios
JUL		2	3	4	5	6	7	8	
	9	10	11	12	13	14	15	16	
	16	17	18	19	20	21	22	23	
	23	24	25	26	27	28	29	30	
AGO		30	31	1	2	3	4	5	
	6	7	8	9	10	11	12	13	
	13	14	15	16	17	18	19	20	
	20	21	22	23	24	25	26	27	
	27	28	29	30	31	1	2	3	
SEP		3	4	5	6	7	8	9	
	10	11	12	13	14	15	16	17	
	17	18	19	20	21	22	23	24	
	24	25	26	27	28	29	30	1	

Este calendario está sujeto a los posibles cambios que tengan lugar con carácter oficial.



Bibliografía

Texto:

“Digital Design (Principles and practices)” tercera edición,
John F. Wakerly, Prentice Hall. 2001.

Página web con información correspondiente a la 3ª ed. del libro:

<http://www.ddpp.com/index3e.html>

Problemas:

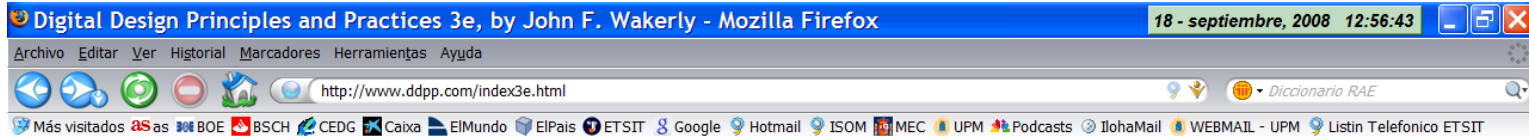
Problemas Resueltos de Electrónica Digital,
Javier García Zubía, Thomson, 2003.

Consulta:

Digital Fundamentals (9ª Edición),
Thomas L. Floyd, Prentice Hall, 2006

Ejercicios de Electrónica Digital,
Isidoro Padilla, Servicio de Publicaciones de la ETSIT, 1988

Bibliografía



Digital Design Principles and Practices, Third Edition

by **John F. Wakerly**

On the links from this page, you will find materials for both students and instructors who are using the second and third editions of the book.

The original version of the third edition (ISBN 0-13-769191-2) was released in late 1999 and had Xilinx Foundation 1.5 software pasted into the back cover

A "Third Edition Updated" version of the text started shipping from Prentice Hall in August 2000. Except for a few more typo fixes, the text in the updated edition is identical to the original Third Edition. The first few printings of "Third Edition Updated" version (ISBN 0-13-055520-7) were shrink-wrapped with Foundation 2.1 software. The latest printings (ISBN 0-13-176059-9) are shrink-wrapped with Xilinx ISE student edition 4.2i. There is no easy way to get the older Foundation software, because it is no longer licensed by Xilinx' partners.

There is also a number for the Third Edition Updated book by itself (ISBN 0-13-089896-1), but when you order this from Prentice-Hall, their computer is supposed to automatically substitute ISBN 0-13-176059-9, so you get the version that is shrink-wrapped with Xilinx ISE student edition 4.2i.

Instructor Site -- [Register](#) or [ENTER](#)

[Student Site](#) -- Exercise solutions; third-edition exercises for second-edition users

[Googlehacking](#)

[Third-edition errata](#) (*Last updated October 20, 2003.*)

[Xilinx Foundation 1.5 Student Edition CD installation instructions](#)

[Xilinx Foundation 1.5 software update](#)

[Second-edition errata](#) (.pdf, 8K)

Marketing stuff:

- [Third-Edition Highlights](#)
- [Third-Edition Contents](#)
- [Third-Edition Sample New Material](#)
- [Trippy Third-Edition Cover](#) (.pdf, 194K)
- If you are a qualified instructor in the U.S. teaching digital design, you may request an [evaluation copy](#) from Prentice Hall.
- If you are a qualified instructor *outside* the U.S. teaching digital design, please use [this address](#) to request an evaluation copy from Prentice Hall International.

Contact the author by writing to john at his last name .com .

Last updated October 20, 2003



Información administrativa

Se dispone de información completa y actualizada sobre la asignatura en la dirección: **<http://moodle.upm.es>** (Titulaciones Oficiales)

Programa de la asignatura

Normativa sobre la asignatura, exámenes y revisiones

Profesorado y horarios de tutoría

Transparencias y material útil para la asignatura en formato electrónico

Uso de la plataforma Moodle de la UPM

Un portal por cada grupo de la asignatura

Clave de acceso: CEDG.2011 (igual para todos los grupos)

FOTO!!!!

Preguntas

