

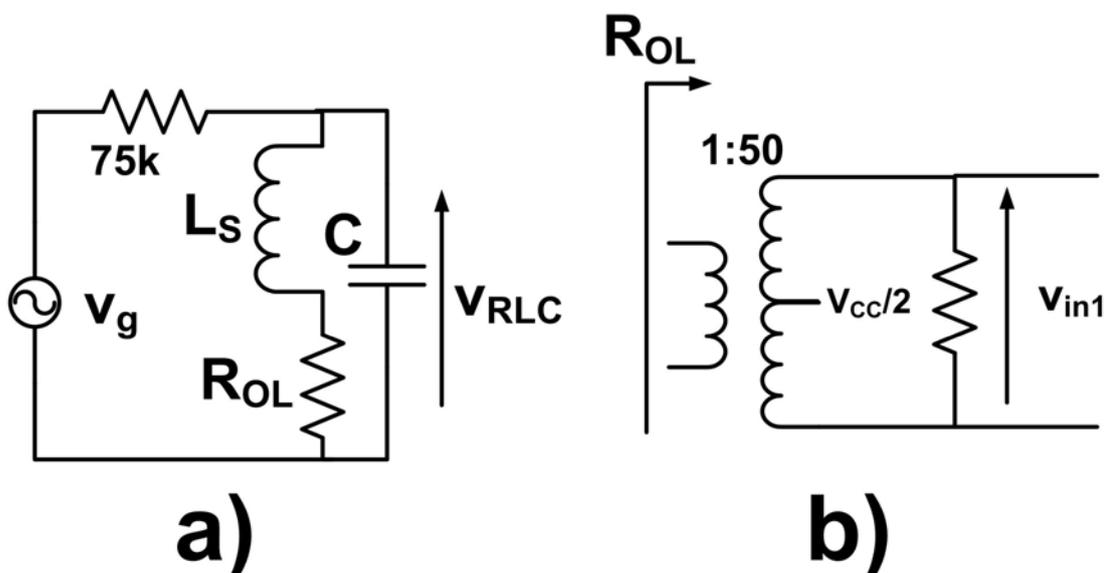
APELLIDOS:  
 NOMBRE:

**SOLUCION**

**Parcial sobre sistemas analógicos de comunicaciones**

Un circuito L-C tanque sintonizado a  $f_0=10.7$  MHz está formado por un condensador  $C=100$ pF en paralelo con una bobina de inductancia  $L_S$  y resistencia serie  $R_N=0.75\Omega$  a la que, por motivos que se verán al final, se añade en serie una resistencia  $R_{OL}=3R_N$ , de modo que el factor de calidad nativo de la bobina  $Q_N$  se reduce en un factor 4, dando un factor de calidad efectivo  $Q=50 \gg 1$  que hace que la inductancia  $L_S$  sea ligeramente menor que la inductancia  $L$  que entra en resonancia con  $C$  a  $f_0$ .

- 1- Dibuje el circuito L-C-R en paralelo que resuena a  $f_0$  y calcule el valor de  $L$  en  $\mu$ H. (5 p)
- 2- Suponiendo que las pérdidas en  $C$  son despreciables respecto a las de  $R_S=(R_N+R_{OL})$ ,  $R$  deberá reflejar las pérdidas totales del circuito L-C-R por lo que  $Q$  será también el factor de calidad de  $C$  en paralelo con  $R$  a la frecuencia  $f_0$ . Basándose en esto, obtenga el valor de  $R$  en  $k\Omega$  (5 p) y a partir de ello dibuje la forma aproximada del módulo de la impedancia  $|Z|$  del circuito L-C alrededor de  $f_0$ , indicando el ancho de banda  $\Delta f_0=f_0/Q$  entre frecuencias donde  $|Z|$  cae 3dB (5 p)
- 3- Tomando  $L_S \approx L$  calcule  $Q_N$  y compruebe que:  $(1+Q^2)R_S=R$ . (5 p)
- 4- Considerando la impedancia en forma compleja  $Z(j\omega)=M\theta$  del L-C-R indique cuánto valen  $M$  y  $\theta$  a  $f_0$  y en función de ello, diga por qué es razonable considerar en la Figura 1-a que el circuito L-C-R está atacado por un generador de corriente  $i_g=v_g/R_g$ . Si lo necesita puede usar  $R \approx R_g/10$ . (5 p)
- 5- Para una señal de amplitud  $v_g=5V_{pico}$  y frecuencia  $f_0$ , dibuje cómo son en el tiempo las señales  $v_g(t)$  y  $v_{RLC}(t)$  dando sus amplitudes y fase relativa. (5 p)



**Figura 1**

- 6- Para pequeñas desviaciones de frecuencia  $\Delta f_0$  respecto de  $f_0$ , la admitancia del circuito  $L-C-R$  es aproximadamente:  $Y[j(f_0+\Delta f)] \approx [1+j(2Q\Delta f/f_0)]/R$ . A partir de ello obtenga los valores de impedancia a las frecuencias  $f_{HI}=10.8$  MHz y  $f_{LO}=10.6$  MHz, (parte real e imaginaria)  $Z(jf) \approx R(f)+jX(f)$ . (5 p)
- 7- Comente el carácter (inductivo o capacitivo) de esas impedancias para desviaciones de frecuencia  $\Delta f=100$  kHz respecto a  $f_0$  y en función de ello estime la fase relativa entre  $v_g(t)$  cuya fase será nula (referencia fase) y  $v_{RLC}(t)$ , dibujándolas en el tiempo, para  $f_{HI}$  y  $f_{LO}$ . Observe que, respecto al Apdo. 5, la amplitud de  $v_{RLC}(t)$  habrá caído casi 3dB pero aún así será mucho mayor que  $V_T=kT/q$ . (10 p)
- 8- Aprovechando la conversión  $\Delta f \rightarrow \Delta \Phi$  (fase relativa) que realiza el circuito  $L-C-R$  vamos a diseñar un demodulador para una señal FSK-binaria (Frequency Shift Keying) cuya frecuencia cambia entre  $f_{HI}$  y  $f_{LO}$  al ritmo de 19200 baudios (estados de modulación por segundo). Para ello obtenga la ganancia de conversión  $K_{LCR}=\Delta \Phi/\Delta f$  (rad/Hz) en función de sus resultados anteriores. (10 p)
- 9- Considerando que la señal  $v_{in2}$  del circuito de la Figura 2 es es directamente  $v_{RLC}$  de la Figura 1-a podríamos pensar en usar  $v_g$  para atacar la entrada  $v_{in1}$  a fin de que la salida  $v_0$  de la Figura 2 nos diese la señal FSK demodulada que buscamos. Sin embargo, esto no funcionaría bien por la característica señalada con un asterisco (\*) en la Figura 2. Comente qué sucedería al cambiar la frecuencia de la señal  $v_g$  entre  $f_{HI}$  y  $f_{LO}$  en este caso. (5 p)
- 10- Considerando ahora que la señal  $v_{in1}$  obtenida en la Figura 1-b es la que ataca a la entrada  $v_{in1}$  del circuito de la Figura 2 y que su amplitud es mucho mayor que  $V_T=kT/q$  podemos asumir que al ser  $v_{in1}$  proporcional a la corriente en la inductancia, tiene un desfase de  $\pi/2$  respecto a  $v_g$ . ¿Qué ventaja tiene hacer esto respecto a usar  $v_g$  directamente como en el apartado anterior? (10 p)
- 11- Considerando que la corriente  $I_{EE}$  de la Figura 2 es de 0.1 mA, la resistencia de entrada de las entradas  $v_{in1}$  y  $v_{in2}$  de la Figura 2 sería del orden de los 50 k $\Omega$  o superior, lo que permite despreciar los efectos de carga de estas entradas sobre  $v_{RLC}$  y sobre la resistencia que aparece sin valor en la Figura 1-b (y que sería de unos 5625 ohmios). Tomando  $R_C=40K\Omega$  en la Figura 2, calcule la variación del nivel de continua (valor absoluto) en  $v_0$  al pasar de tener señal  $v_g$  de frecuencia  $f_{HI}$  a tener señal  $v_g$  de frecuencia  $f_{LO}$ . (15 p)
- 12- Como en  $v_0$  aparecerá una señal de frecuencia alta en comparación con su valor de continua que variará al ritmo de 19200 baudios (es decir 9600 veces por segundo) habrá que poner un condensador de valor adecuado en esa salida. Indique cómo lo conectaría y diseñe su valor de modo que el fundamental de 9600 Hz entre en la banda de paso del filtro y el primer armónico par (19200 Hz) entre con una pérdida de 3 dB. Justifique sus cálculos. (15 p)

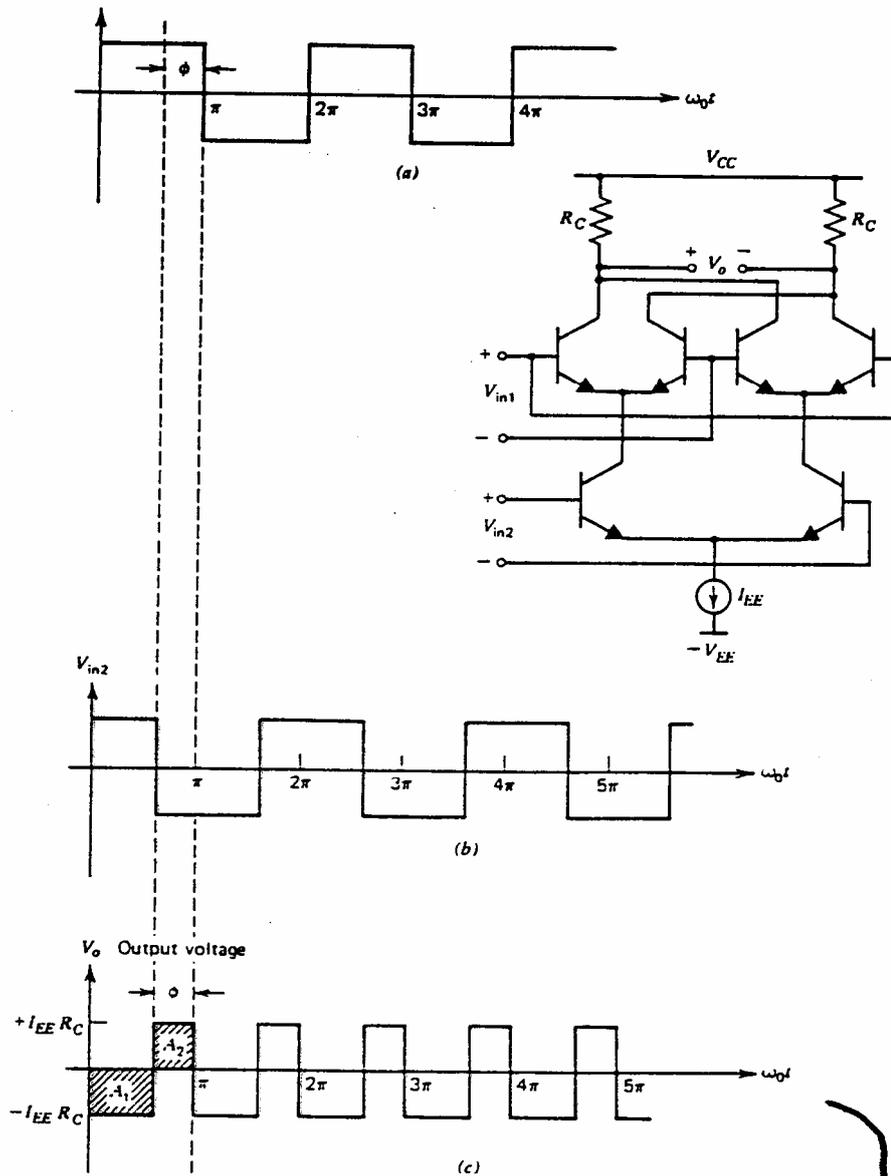


Figure 10.16 Typical input and output waveforms for a phase detector.

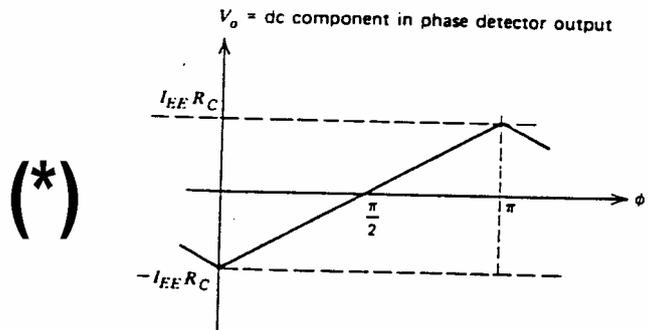


Figura 2



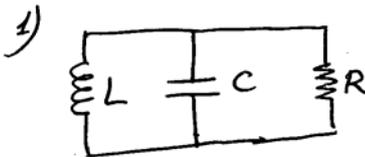
POLITECNICA

Escuela Técnica Superior  
de Ingenieros de Telecomunicación  
Universidad Politécnica de Madrid

ETSIT  
UPM

①

Asignatura		Fecha	
Apellidos		Curso	
Nombre	<b>SOLUCION</b>	Grupo	

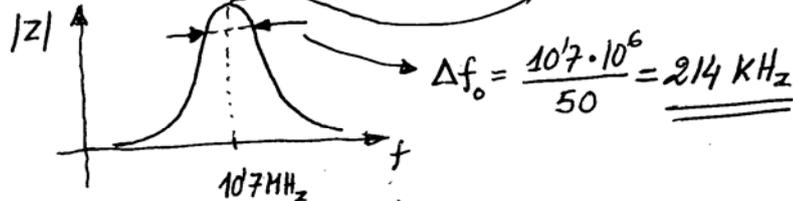


$$\omega_0 = \frac{1}{\sqrt{LC}} \Rightarrow LC = \frac{1}{\omega_0^2} \Rightarrow L = \frac{1}{(2\pi)^2 \cdot 10^7{}^2 \cdot 10^{12} \cdot 10^{-10}}$$

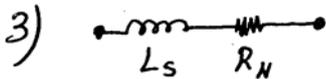
$$L = 2'2 \mu\text{H}$$



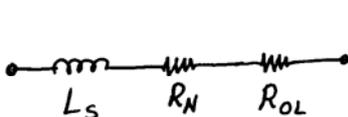
$$Q = \omega_0 RC = 50 \Rightarrow R = \frac{50}{\omega_0 C} = 7437 \Omega$$



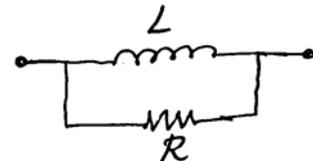
$$|Z| = \frac{7437 \Omega}{\sqrt{2}} \text{ en } (10^7 \text{ MHz} \pm 107 \text{ kHz})$$



$$Q_N = \frac{\omega_0 L_s}{R_N} \approx \frac{\omega_0 L}{R_N} = 197'2 \Rightarrow Q = Q_N/4 = 49'30$$



$$Q = \frac{\omega_0 L_s}{R_N + R_{OL}} = 49'30 \Rightarrow$$



$$R = [1 + (49'30)^2] \cdot (R_N + R_{OL}) = 7294'5 \Omega \approx 7437 \Omega$$

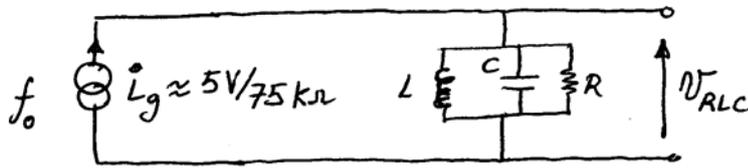
(la pequeña discrepancia se debe a que antes tomamos  $Q=50$  en vez de  $49'3$ )

4)  $Z(j\omega_0) = 7437 \angle 0^\circ$  chinos.  $\Rightarrow M = 74 \text{ k}\Omega \parallel \theta = 0^\circ$ .

Como  $R_g = 75 \text{ k}\Omega$  es mucho mayor que  $M$ ,  $\Rightarrow \frac{V_g}{R_g + M} \approx \frac{V_g}{R_g} = I_g$

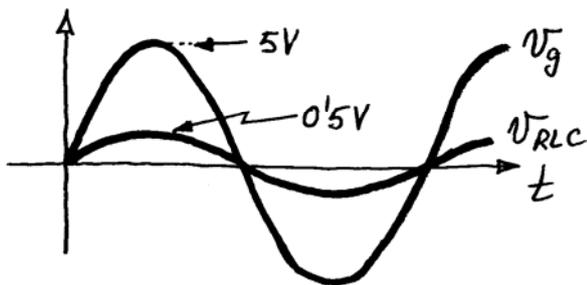
es decir: la corriente que ataca al RLC prácticamente es  $V_g/R_g$  para cualquier valor de  $Z(j\omega)$  cuyo módulo será siempre menor que  $M$ .

5) Tomando esta idea del RLC atacado por una corriente de amplitud esencialmente constante  $I_g/R_g$  tenemos:



A  $f_0$  el RLC ofrece una impedancia real (sin desfase) y de valor  $M$ .

La amplitud de  $V_{RLC}$  será por tanto:  $\frac{5V}{75k\Omega} \times 7k\Omega \approx 500 \text{ mV}_{\text{pico}}$



Por tanto, a  $f_0$ ,  $V_g$  y  $V_{RLC}$  están en fase.

$$6) Y[j(f_0 + \Delta f)] \approx \frac{1}{R} (1 + j2Q \frac{\Delta f}{f_0}) \Rightarrow Y(jf_0) = \frac{1}{R} (1 + 0) = \frac{1}{R}$$

Como ya vimos en Apdo. 2

$$\text{Para } Y(jf_{H1}) = Y[j(f_0 + 0.1 \text{ MHz})] \approx \frac{1}{R} (1 + j \cdot 2 \cdot 50 \cdot \frac{0.1}{10^7}) \approx \frac{1}{R} (1 + j)$$

$$Y(jf_{L0}) = Y[j(f_0 - 0.1 \text{ MHz})] \approx \frac{1}{R} (1 - j \cdot 2 \cdot 50 \cdot \frac{0.1}{10^7}) \approx \frac{1}{R} (1 - j)$$

$$Z(jf_{H1}) = \frac{R}{1 + j} = \frac{R}{\sqrt{2}} \angle -45^\circ = \frac{R}{\sqrt{2}} \angle -\frac{\pi}{4} \text{ rad} \quad \parallel \quad Z(jf_{L0}) = \frac{R}{1 - j} = \frac{R}{\sqrt{2}} \angle +45^\circ = \frac{R}{\sqrt{2}} \angle +\frac{\pi}{4}$$

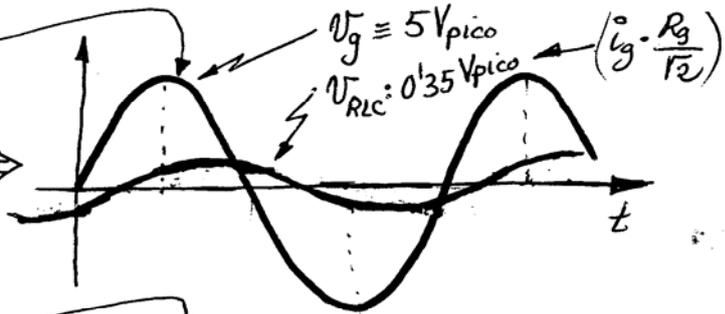
$$Z(jf_{H1}) = \frac{R}{\sqrt{2}} - j \frac{R}{\sqrt{2}} \text{ (capacitiva)} \quad Z(jf_{L0}) = \frac{R}{\sqrt{2}} + j \frac{R}{\sqrt{2}} \text{ (inductiva)}$$

7) La impedancia del RLC a  $f_{H1} = 10.8 \text{ MHz}$  es capacitiva además de resistiva debido a  $R$  y a  $f_{L0} = 10.6 \text{ MHz}$  la impedancia del RLC es inductiva además de resistiva debido a  $R$ .

Como  $V_{RLC} \approx I_g \cdot Z(jf)$  tendremos:

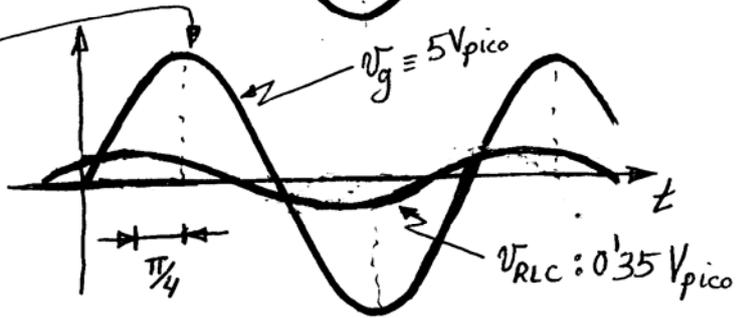
A  $f_{HI}$ :

$$V_{RLC} \approx \frac{V_g}{R_g} \cdot \frac{R}{\sqrt{2}} \angle -\pi/4 \Rightarrow$$



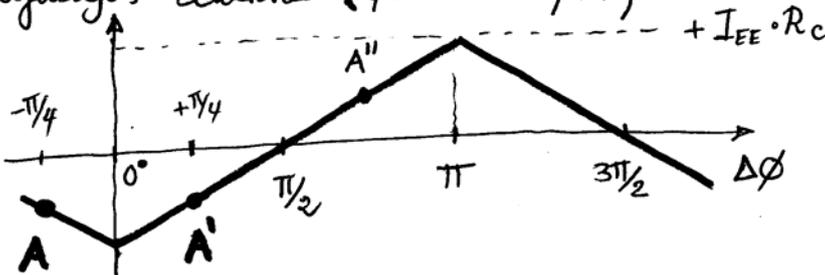
A  $f_{LO}$ :

$$V_{RLC} \approx \frac{V_g}{R_g} \cdot \frac{R}{\sqrt{2}} \angle +\pi/4$$



8) 
$$K_{LRC} = \frac{\Delta\phi}{\Delta f} = \frac{\pi/4}{100\text{kHz}} = \frac{\pi}{4} \cdot 10^{-5} \text{ rad/Hz} \quad \text{o bien: } K_{LRC} = \frac{\pi/4 - (-\pi/4)}{f_{HI} - f_{LO}}$$

9) Como aparece en la Fig 2, la célula de Gilbert usada como comparador de fase, no distingue entre una fase  $+\phi$  y otra  $-\phi$  entre las señales de entrada. Da el mismo valor para esos dos desfases relativos (puntos A y A')



Al cambiar la frecuencia de la señal FSK entre  $f_{HI}$  y  $f_{LO}$ , los desfases entre  $V_{in1}$  y  $V_{in2}$  cambiarían entre  $-\pi/4$  y  $+\pi/4$  como se indica en los puntos A y A'. Por ello, el valor de

continua en  $V_0$  pasaría a ser el mismo en A que <sup>4</sup> en A' y no tendríamos señal demodulada.

Hablamos de valor de continua aunque en rigor es una cuasi-continua que variará 9600 veces por segundo, pero en cada semiperíodo de esta señal "lenta" (unos 50  $\mu$ s) entran unos 500 ciclos completos de señal de  $f_{HI}$  o  $f_{LO}$ .

Hace falta por tanto que el desfase "en reposo" (a  $f_0$ ) entre  $V_{in1}$  y  $V_{in2}$  sea  $\pi/2$  o  $-\pi/2$  y sobre este desfase relativo, la célula de Gilbert sí discrimina bien los saltos de fase de  $+\pi/4$  y  $-\pi/4$  (Ver los puntos A' y A").

10) La ventaja de usar como  $V_{in1}$  la señal obtenida en la Figura 1-b es que esta señal está en cuadratura con la señal  $V_g$ , lo que hace que la célula de Gilbert discrimine entre los desfases de  $+\pi/4$  y  $-\pi/4$  añadidos a  $\pi/2$  perfectamente. De esa forma la señal FSK se convierte en señal PSK (Phase-Shift-Keying) en el LC tanque y esta señal es demodulada por la célula de Gilbert excitada con dos señales  $V_{in1}$  y  $V_{in2}$  cuyo desfase a  $f_0$  es  $\pi/2$ .

11) La ganancia de este comparador de fase es  $K_D = \frac{\Delta V_0}{\Delta \phi}$  (V/rad)

$$K_D = \frac{2I_{EE} \cdot R_C}{\pi} = \frac{8}{\pi} \text{ V/rad}$$

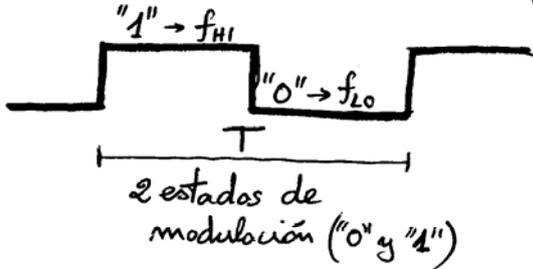
y el cambio de fase a su

5

entrada es:  $\frac{\pi}{4} - (-\frac{\pi}{4}) = \frac{\pi}{2}$  rad al cambiar de  $f_{HI}$  a  $f_{LO}$  y viceversa. Por tanto el nivel de  $V_o$  variará en:

$$\Delta V_o = k_D \cdot \frac{\pi}{2} = \frac{8}{\pi} (V_{rad}) \cdot \frac{\pi}{2} \text{ rad} = \underline{\underline{4V}}$$

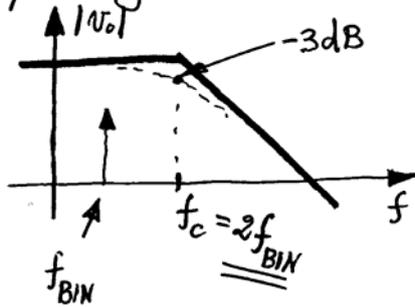
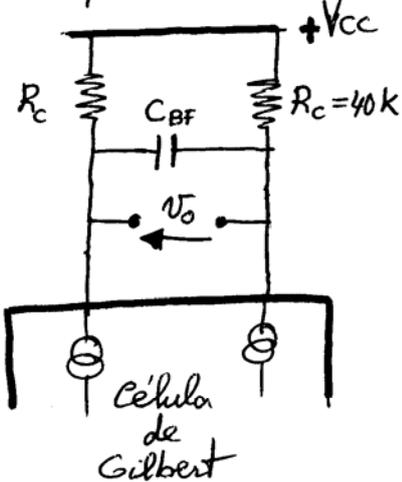
12) En la salida  $V_o$  de la Fig 2 habrá una señal AF (alta frec.) de valor  $2f_{HI}$  o  $2f_{LO}$  y una señal de baja frecuencia (BF) que variará a 19200 baudios (9600 Hz):



Luego  $T = (9600 \text{ Hz})^{-1}$

$$T = \frac{1}{9600} \text{ seg.} \quad \therefore f_{BIN} = 9600 \text{ Hz}$$

Para una transmisión FSK en la forma "0", "1", "0", "1", "0", "1", etc la señal BF sería cuadrada y en rigor no habría armónico par a  $2f_{BIN}$ . Para una transmisión: "0", "0", "1", "0", "1", ya aparecería algo a  $2f_{BIN} = 19200 \text{ Hz}$  y en cualquier caso lo que nos dicen es que hagamos esto:



$$(2f_{BIN}) \cdot 2\pi = \omega_c$$

$$\omega_c = \frac{1}{C} = \frac{1}{(R_c + R_c) \cdot C_{BF}}$$

$$C_{BF} = \frac{1}{(2R_c) \cdot 2\pi \cdot 2f_{BIN}}$$

$$\underline{\underline{C_{BF} = 103.6 \text{ pF}}}$$

(0.1 nF)